

湖北汽车工业学院

2020 年攻读硕士学位研究生入学考试试题

科目名称：电子技术基础（数电） （☐A 卷 ☒B 卷）科目代码：805

考试时间：3 小时 满分 150 分

注意：所有答题内容必须写在答题纸上，写在试题或草稿纸上的一律无效；考完后试题随答题纸交回。

一、概念填空题（1-7 小题，每空 1 分，共 15 分）

- 1、逻辑代数的三个重要规则是（ ）、（ ）、（ ）。
- 2、时序逻辑电路一般由（ ）和（ ）两部分组成。
- 3、(5E.8) H = () D = () 8421BCD 。
- 4、用 6 个 D 触发器设计一个计数器，则该计数器的最大模值 M = ()。
- 5、设 JK 触发器的起始状态 $Q=1$ 若令 $J=1, K=0$ ，则 $Q^{n+1} = ()$ 。若令 $J=1, K=1$ ，则 $Q^{n+1} = ()$ 。
- 6、BCD 七段显示译码器输入的是（ ）位（ ）码，有（ ）个输出端。
- 7、一个 8 选 1 的数据选择器有（ ）个数据输入端，有（ ）个地址输入端。

二、单项选择题（1-10 小题，每题 1 分，共 10 分）

- 1、下式中与非门表达式为（ ）。
A、 $Y=A+B$ ； B、 $Y=AB$ ； C、 $Y=\overline{A+B}$ ； D、 $Y=\overline{AB}$
- 2、能完成两个 1 位二进制数相加的电路称为（ ）。
A. 编码器 B. 译码器 C. 全加器 D. 半加器
- 3、两个变量输入相同时输出为“0”否则为“1”它的逻辑关系是（ ）。
A、或逻辑 B、与逻辑 C、异或逻辑 D、同或逻辑
- 4、下列说法正确的是（ ）。
A、主从 JK 触发器没有空翻现象 B、JK 之间有约束
C、主从 JK 触发器的特性方程是 CP 上升沿有效
- 5、同步计数器和异步计数器比较，同步计数器的显著优点是（ ）。
A. 工作速度高 B. 触发器利用率高
C. 电路简单 D. 不受时钟 CP 控制。
- 6、T 触发器中，当 $T=0$ 时，触发器实现（ ）功能。
A、置 1 B、置 0 C、计数 D、保持
- 7、把一个五进制计数器与一个四进制计数器串联可得到（ ）进制计数器。
A. 4 B. 5 C. 9 D. 20
- 8、下列逻辑电路中为时序逻辑电路的是（ ）。
A. 变量译码器 B. 加法器 C. 数码寄存器 D. 数据选择器
- 9、一个 32 路数据选择器，其地址输入（选择控制输入）端有（ ）。
A. 2 个 B. 5 个 C. 4 个 D. 3 个
- 10、设计五进制计数器至少需要（ ）个触发器。
A、3 B、4 C、5 D、10

三、逻辑函数化简（每小题 10 分，共 20 分）

1、 $F(A,B,C,D) = ABC\bar{D} + ABD + B\bar{C} + B\bar{C}\bar{D} + \bar{A}B\bar{C}$

2、 $L(A,B,C,D) = \sum m(0,1,3,5,7,9) + \sum d(10\sim 15)$

四、综合应用题（共 105 分）

1、（14分）根据下表所示内容，分析其功能，并画出其最简逻辑电路图。

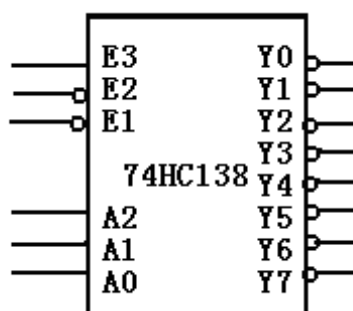
表 组合逻辑电路真值表			
输 入			输 出
A	B	C	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

2、（16 分）在举重比赛中有 A、B、C 三名裁判，A 为主裁判，B、C 为副裁判。当两名或两名以上裁判（且必须包括 A 在内）认为运动员上举杠铃合格时，按动电钮可发出裁决合格信号（即输出 Z 为 1）。请设计该三输入的组合逻辑电路。要求：

（1）列出真值表；（6 分）

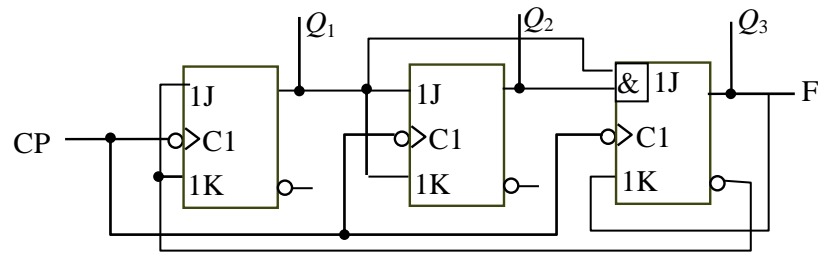
（2）写出逻辑函数的最简与或式；（4 分）

（3）用 3 线 8 线译码器 74HC138 实现该电路，画出电路图。（6 分）



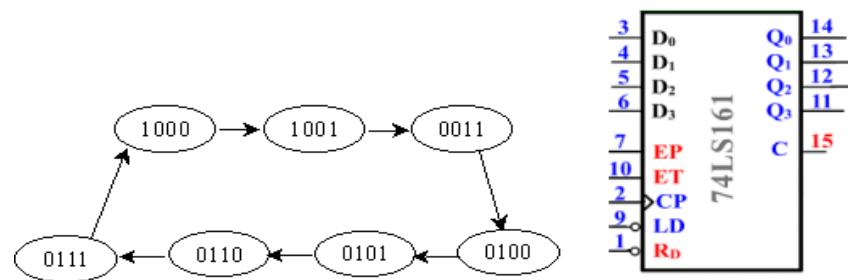
3、（本题 16 分）试用与非门设计一个四变量表决电路。当变量 A、B、C、D 有 3 个或 3 个以上为 1 时，输出为 Y=1，输入为其它状态时输出 Y=0。

4、(本题 16 分) 分析下图所示时序逻辑电路的逻辑功能，写出电路的驱动方程、状态方程和输出方程，画出电路的状态转换表、状态转换图。



逻辑电路图

5、(本题 14 分) 试用 74161 设计计数器完成下列计数循环

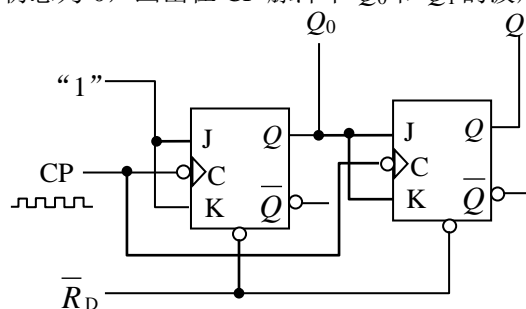


74161 的功能表

清零	预置	使能		时钟	预置数据输入				输出			
R_0	LD	EP	ET	CP	D_3	D_2	D_1	D_0	Q_3	Q_2	Q_1	Q_0
0	×	×	×	×	×	×	×	×	0	0	0	0
1	0	×	×	↑	d_3	d_2	d_1	d_0	d_3	d_2	d_1	d_0
1	1	0	×	×	×	×	×	×	保持		保持	
1	1	×	0	×	×	×	×	×	保持		保持	
1	1	1	1	↑	×	×	×	×	计		数	

6、(14 分) 电路如图所示：

- (1) 图示电路属于哪种时序逻辑电路；(2 分)
- (2) 分析下图所示时序逻辑电路，并指出其逻辑功能；(6 分)
- (3) 设触发器初态为 0，画出在 CP 脉冲下 Q_0 和 Q_1 的波形。(6 分)



7、(本题 15 分) 试用 D 触发器设计一个 4 位右移寄存器。