

湖北汽车工业学院

2020 年攻读硕士学位研究生入学考试试题

科目名称：电子技术基础（数电） （☒A 卷☐B 卷）科目代码：805

考试时间：3 小时 满分 150 分

注意：所有答题内容必须写在答题纸上，写在试题或草稿纸上的一律无效；考完后试题随答题纸交回。

一、概念填空题（每空 1 分，共 15 分）

1、请将八进制数 $(23.4)_8$ 转换为十进制数等于____，转化为二进制等于____；将十六进制数 $(356.C)_{16}$ 转换为十进制数等于____，转化为八进制等于____。

2、一个部队有 2000 个士兵，现采用二进制编码器对每位士兵进行编码，则编码器输出至少____位二进制才能满足要求。

3、单个触发器有____个稳定状态，它可以存储____位二进制码，存储6位二进制信息需要____个触发器。

4、一个由 n 变量构成的最小项有____个相邻最小项。

5、有逻辑函数 $F = \bar{A} + B + \bar{C}D$ ，按照反演规则得到其反函数 \bar{F} 等于____；按照对偶规则得到其对偶式等于____。

6、将逻辑函数 $F(A, B, C) = A \oplus B \oplus C$ 化成最小项之和的标准形式：
 $F(A, B, C) = \sum m(\quad)$ 。

7、优先编码器只对优先级____的输入信号编码，而对优先级____的输入信号不予理睬。

8、漏级开路门的英文缩写为 OD 门，工作时必须外加____和上拉电阻。

二、单项选择题（1-10 小题，每题 1 分，共 10 分）

1、十进制数 33 的余 3 码为（ ）。

A. 00110110 B. 110110 C. 01100110 D. 100100

2、下列电路中，属于时序逻辑电路的是（ ）。

A. 编码器 B. 半加器 C. 计数器 D. 译码器

3、一个 64 选 1 的数据选择器，其地址输入（选择控制输入）端有（ ）。

A. 3 个 B. 4 个 C. 5 个 D. 6 个

4、十进制数 49 用 8421BCD 码表示为（ ）。

A. 110001 B. 01001001 C. 1001001 D. 1100001

5、下列逻辑函数中，与 $F = A$ 相等的是（ ）。

A. $F_1 = A \oplus 1$ B. $A \odot 1$ C. $F_3 = \overline{A \cdot 1}$ D. $F_4 = \overline{A + 0}$

6、逻辑函数的表示方法中具有唯一性的是（ ）。

A. 真值表 B. 表达式 C. 逻辑图 D. 卡诺图

7、同步时序电路和异步时序电路比较，其差异在于后者（ ）。

- A. 没有触发器 B. 没有统一的时钟脉冲控制
C. 没有稳定状态 D. 输出只与内部状态有关

8、对于含有约束项的逻辑函数，用卡诺图化简时，任意项（ ）处理。

- A. 必须当作 0 B. 必须当作 1
C. 方便化简时当作 1，不方便化简时当作 0 D. 以上都不正确

9、芯片 74LS00 中，LS 表示（ ）

- A. 高速 COMS B. 低功耗肖特基 C. 低速肖特基 D. 低密度高速

10、将一个 JK 触发器转变成 T 触发器，JK 触发器的输入应该采取的连接方式：
()。

- A. $\begin{cases} J = T \\ K = \bar{T} \end{cases}$ B. $\begin{cases} J = 1 \\ K = 1 \end{cases}$ C. $\begin{cases} J = T \\ K = T \end{cases}$ D. $\begin{cases} J = \bar{T} \\ K = T \end{cases}$

三、逻辑函数化简（共 20 分，每小题 10 分）

1、 $Y = \overline{\overline{A}BD} + \overline{A} \cdot \overline{B} \cdot \overline{C} + B\overline{C}D + \overline{A}B\overline{C}D + \overline{D}$

2、 $Y(A, B, C, D) = \sum m(0, 2, 3, 4, 5, 8, 10, 11, 12, 13, 14)$

四、综合应用题（共 105 分）

1、（本题 12 分）试分析如图 1 所示电路的逻辑功能。要求：写出逻辑表达式；列出真值表；说明整个电路能实现什么功能。

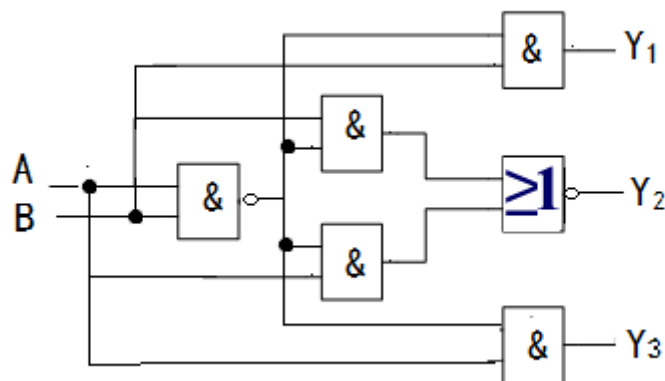


图 1

2、（本题 16 分）3 线-8 线译码器 74LS138 构成的电路如图 2 所示，A、B、C 为输入变量。

- (1) 试写出输出函数 Z1 和 Z2 的表达式；（6 分）
(2) 列出 Z1 和 Z2 的真值表；（6 分）
(3) 描述 Z1 和 Z2 的逻辑功能。（4 分）

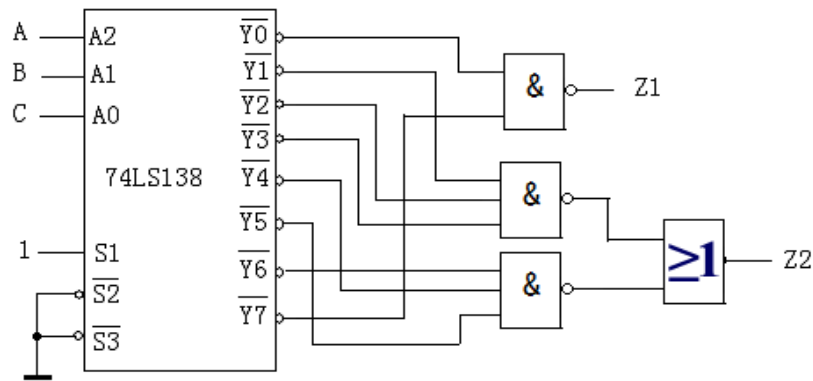


图 2

3、(本题 16 分) 请用与非门设计一表决电路。共有包括班主任 A 在内的 4 人 (A、B、C、D) 参加某学生集体的三好学生投票, 结果用 F 表示。多数人投赞成票可以通过, 其中班主任投否决票不通过, 即班主任具有一票否决权。其中投赞成票用 1 表示, 否决票用 0 表示, 投票通过用 1 表示, 投票不通过用 0 表示。要求: (1) 列出真值表(6 分); (2) 写出逻辑表达式; (6 分) (3) 画出逻辑图 (仅限与非门) (4 分)。

4、(本题 16 分) 分析如图 3 所示时序电路的逻辑功能, 写出电路的激励方程组、状态方程组, 画出状态转换表、状态转换图和逻辑功能。

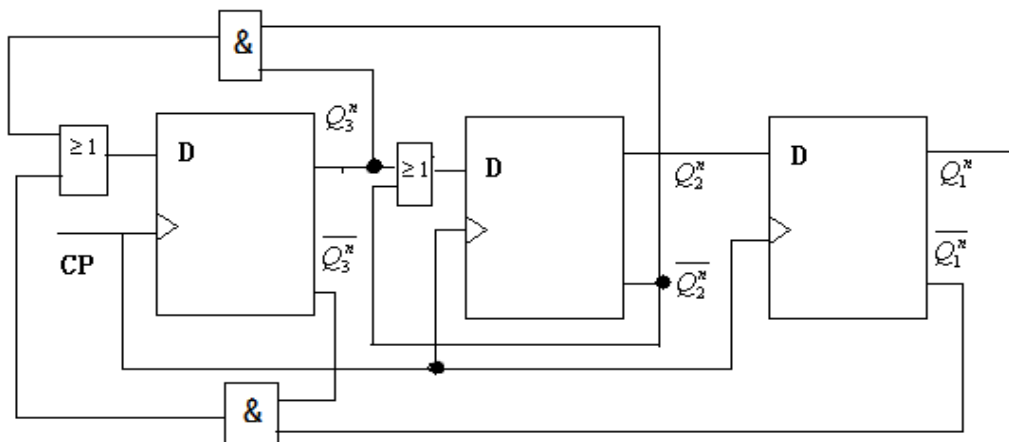


图 3

5、(本题 13 分) 分析图 4 电路。

(1) 写出 Y 的逻辑表达式; (5 分)

(2) 画出 A2、A1、A0 从 000~111 连续变化时, Y 的波形图。(8 分)

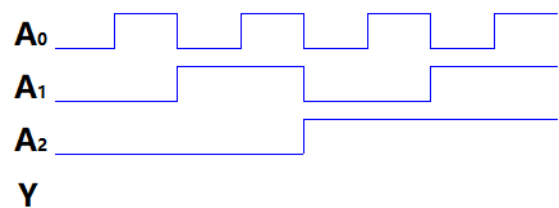
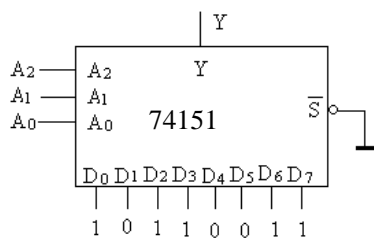


图 4

6、(本题 16 分)4 位二进制计数器 74LS161 的逻辑符号如图 5 所示。图 6 为 74LS161 功能表。请用 74LS161 用两种方案实现 15 进制计数器，分别设计电路图。

(1) 用异步清零法；(8 分)

(2) 用同步置数法。(8 分)

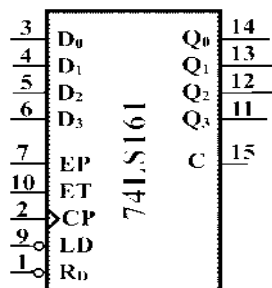


图 5

74161 的功能表

清零	预置	使能		时钟	预置数据输入				输出			
R_0	LD	EP	ET	CP	D_3	D_2	D_1	D_0	Q_3	Q_2	Q_1	Q_0
0	×	×	×	×	×	×	×	×	0	0	0	0
1	0	×	×	↑	d_3	d_2	d_1	d_0	d_3	d_2	d_1	d_0
1	1	0	×	×	×	×	×	×	保持			
1	1	×	0	×	×	×	×	×	保持			
1	1	1	1	↑	×	×	×	×	计数			

图 6

7、(本题 16 分)试用 JK 触发器设计一同步时序电路，其状态转换图 7 所示，要求：

(1) 写出对应状态转换表；(6 分)

(2) 写出用 JK 触发器设计时的输出方程和激励方程组。(10 分)

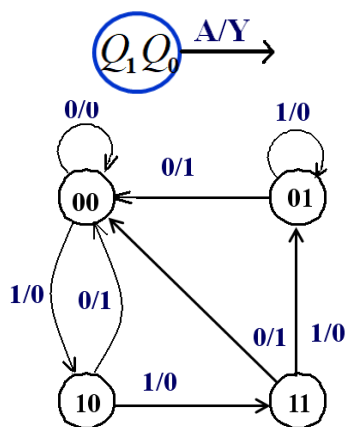


图 7